

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-235918

(43)Date of publication of application :21.10.1991

(51)Int.Cl.

G02F 1/133
G09G 3/36

(21)Application number : 02-029691

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 13.02.1990

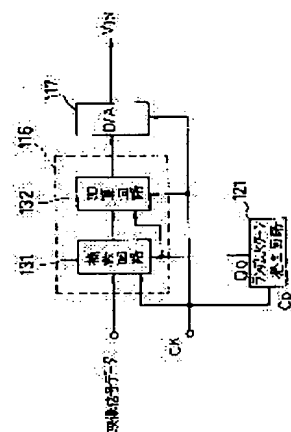
(72)Inventor : SASAKI MINORU

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent a noise from being generated in a fixed pattern owing the fast polarity inversion of a video signal without increasing the number of picture elements unnecessarily, and to display an image of high quality by driving picture elements with video signals which are different in polarity among the picture elements at random, and change in polarity with time.

CONSTITUTION: This display device uses a liquid crystal panel where liquid crystal display elements constituting the picture elements are connected to intersection parts of address lines in a horizontal scanning direction and signal lines in a vertical scanning direction. Then the liquid crystal display device which drives the address lines in sequence and also drives the signal lines drives the signal lines with video signals which are inverted in polarity at random at intervals of one picture element. Namely, a polarity switching circuit 116 is a circuit which inverts the polarities of input R, G, and B signals with external polarity switching signals and composed of, for example, a complementary circuit 131 and an adding circuit 132. Consequently, the noise in the fixed pattern on the screen due to the polarity inversion is reduced to improve the picture quality.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑫ 公開特許公報(A) 平3-235918

⑬ Int. Cl.³G 02 F 1/133
G 09 G 3/36

識別記号

5 0 5

庁内整理番号

7709-2H
8621-5C

⑭ 公開 平成3年(1991)10月21日

審査請求 未請求 請求項の数 2 (全13頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平2-29691

⑰ 出 願 平2(1990)2月13日

⑱ 発 明 者 佐々木 実 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合
研究所内

⑲ 出 願 人 株式会社東芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 鈴江 武彦 外3名

明 細 書

1. 発明の名称

—液晶表示装置—

2. 特許請求の範囲

(1) 画素を構成する複数の液晶表示素子をマトリクス状に配列して構成された液晶パネルと、

前記液晶パネルを画素間でランダムに極性が異なり、かつ時間的に極性が変化する映像信号により駆動する手段と

を備えたことを特徴とする液晶表示装置。

(2) 水平走査方向に沿った複数のアドレス線と垂直走査方向に沿った複数の信号線との交差部に画素を構成する複数の液晶表示素子をそれぞれ接続した液晶パネルと、

前記複数のアドレス線を順次走査する手段と、

前記複数の信号線を1画素周期でランダムに極性が変化する映像信号により駆動する手段とを備えたことを特徴とする液晶表示装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、液晶パネルを用いて映像を表示する液晶表示装置に係り、特に液晶パネルの駆動回路に関する。

(従来の技術)

液晶表示デバイスは低消費電力、薄型の特長から、近年ポータブル液晶TVに用いられ始めた。第13図に液晶TVの一般的な構成を示す。第13図において、チューナ1100およびビデオ中間周波増幅器1110を介して入力される映像信号電圧から、ビデオ復調回路1120により輝度信号及び色差信号が復調され、更にR、G、Bの原色信号に変換される。R、G、B色信号は色切替回路1150により液晶パネル1250の各画素の色フィルタ配列に従って切替えられ、更に極性切替回路により基準電位より正あるいは負の信号に変換された後、水平駆動回路1210に供給される。一方、同期分離回路1130により水平、垂

直同期信号が分離抽出され、これらの同期信号からパルス発生回路1140により垂直走査回路1200に供給するクロック、水平駆動回路1210に供給するクロック等が生成される。

液晶パネル1220と垂直走査回路1200および水平駆動回路1210の具体例を第14図に示す。第14図に示すように、液晶パネル1220には横方向（水平走査方向）に延びた n 本のアドレス線11と縦方向（垂直走査方向）に延びた m 本の信号線12との交差部に、計 $m \times n$ 個の画素を構成する液晶表示素子（以下、画素という） G_{11}, \dots, G_{nn} がマトリクス状に配置されている。これらの各画素 G_{11}, \dots, G_{nn} は、それぞれTFT（薄膜トランジスタ）からなるスイッチングトランジスタ13と、キャパシタ14および液晶セル15を有する。垂直走査回路1200は相互に出力タイミングの異なるゲートパルス $VV1, VV2, VV3, \dots, VVN$ を液晶パネル1220へ出力する。水平駆動回路1210は映像信号 $D01, D02, D03, \dots, DON$ を液晶パネル1220へ出力する。

— 3 —

画素 G_{11} 内の液晶セル15はキャパシタ14に保持された映像信号電圧に応じて透過率が変化し、映像表示をなす。

以下、同様に水平駆動回路1210から映像信号 $D02, D03, \dots, DON$ が順次出力される毎に、マトリクス状に配置された複数の画素 G_{11}, \dots, G_{nn} のうち、映像信号 $D02, D03, \dots, DON$ の出力タイミングとゲートパルス $VV1, VV2, \dots, VVN$ の出力タイミングに対応する画素が順次動作する。以上の一連の動作によって、液晶パネル1220で入力映像信号 V_{in} に対応した映像表示がなされる。

このような液晶表示装置では一般に、信頼性を上げ、寿命を長くするため、周知のように交流駆動が用いられる。例えばテレビ映像の表示では、1フレームまたは1フィールド毎に極性反転した映像信号を入力映像信号 V_{in} として用いる。第16図に第2フィールドが極性反転された映像信号の波形を示す。

この場合、各画素のスイッチングトランジスタのオフ時の抵抗や、ゲートパルス $VV1 \sim VVN$

— 5 —

水平駆動回路1210は第15図に示す様に、 m 段のシフトレジスタ1800と、その各段の出力 $Q_1 \sim Q_m$ に接続された m 個のサンプルホールド回路1801および出力バッファ（アンプ）1802により構成される。

第16図のタイムチャートを参照して、第14図および第15図の動作を説明する。第15図のシフトレジスタ1800にクロックパルス CP 及びデータ D が入力されると、 $Q_1 \sim Q_m$ にサンプルパルスが出力される。サンプルホールド回路1801は、サンプルパルスにより入力映像信号 V_{in} をサンプリングし、ホールドされた信号が出力バッファ1802を介して信号線12に映像信号 $D01 \sim DON$ として印加される。一方、垂直走査回路1200からは1H（水平走査期間）に相当するパルス $VV1 \sim VVN$ が出力される。これにより例えば画素 G_{11} 内のトランジスタ13がオンし、サンプルホールド回路1801でホールドされた映像信号 $D01 \sim DON$ の電圧がトランジスタ13を介してキャパシタ14に保持される。

— 4 —

の飛び込み、周辺画素間の干渉により、正極性の映像信号を供給した時と、負極性の映像信号を供給した時とでは、各画素に加わる映像信号の実効電圧が異ってしまう。例えばフィールド毎に60Hzで極性反転を行った場合、正負の実効電圧の差により30Hzのフリッカが生じてしまう。30Hzのフリッカは視覚上、非常に気になるため、これを除去する目的で例えば入力映像信号 V_{in} の極性を高速に、すなわち走査線毎に反転する方式、信号線毎に反転する方式、画素毎に反転する方式などの各種の方式も提案されている。いずれの方式も大面積（パネル全面）で起るフリッカを線状あるいは点状に置き換えることによって、視覚的に識別されにくくしている。

これらの方式はいずれも周期的に映像信号の極性を反転させているため、縦縞、横縞または点状の、いわゆる固定パターンのノイズが生ずる。これを防ぐには画素数を増加させ、これら縦縞、横縞または点状のノイズ等の周波数を高

— 6 —

くして見えなくすれば良い。しかし、画素数を増加させるとTFTの数が増加して液晶パネルの歩留りが低下し、また実際に表示に寄与する面積（開口率）も小さくなって画面が暗くなってしまう。

（発明が解決しようとする課題）

上述したように、従来の液晶表示装置では交流駆動を実現するために入力映像信号の極性を周期的に変えていることから、固定パターンのノイズが生じ、またこのノイズを避けるために画素数を増加させると、液晶パネルの歩留りが低下し、かつ液晶パネルの開口率が低下して画面が暗くなってしまうという問題があった。

本発明は上記の点に鑑みてなされたものであり、交流駆動によりフリッカを防止すると共に、画素数を必要以上に増加させることなく映像信号の高速な極性反転に起因する固定パターンのノイズ発生を防止し、高品質の映像表示ができる液晶表示装置を提供することを目的とする。

— 7 —

号によって交流駆動されることにより、従来の走査線毎、信号線毎または画素毎に映像信号の極性反転を行った場合のような固定パターンのノイズが画面上に生じさせることなく、フリッカが防止される。

（実施例）

以下、図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明の一実施例に係る液晶表示装置としての液晶テレビのブロック図である。入力端子INに供給されるNTSCコンポジット映像信号は、A/D変換器111によりデジタル化された後、フレームメモリ112に書き込まれる。フレームメモリ112から読み出された映像信号は、Y-C分離回路113により輝度信号と色差信号とに分離される。現在のNTSC方式ではインターレース方式が採用されているので、液晶パネル125での表示を容易にするために、分離された輝度信号および色差信号はノンインターレース変換回路114に

— 9 —

〔発明の構成〕

（課題を解決するための手段）

上記の課題を解決するため、本発明の液晶表示装置は画素を構成する複数の液晶表示素子をマトリクス状に配列して構成された液晶パネルを、画素間でランダムに極性が異なり、しかも時間的に極性が変化する映像信号により駆動するようにしたことを特徴とする。

すなわち、より具体的には水平走査方向に沿った複数のアドレス線と垂直走査方向に沿った複数の信号線との交差部に画素を構成する複数の液晶表示素子をそれぞれ接続した液晶パネルを用い、複数のアドレス線を順次走査するとともに、複数の信号線を映像信号により駆動する液晶表示装置において、1画素周期でランダムに極性が反転する映像信号により信号線を駆動するようにしたものである。

（作用）

本発明においては、液晶表示パネルの信号線が各画素間でランダムに極性の異なった映像信

— 8 —

号によって走査線535本、フレーム周波数60Hzの信号に変換される。このインターレース→ノンインターレース変換は周知のように、動きの大きい時は走査線補間、動きの少ない時はフィールド補間によって行われる。ノンインターレース変換回路114により変換された輝度信号および色差信号はさらにマトリクス回路を用いて構成されたR、G、B変換回路115により、R、G、B信号に変換される。

R、G、B信号は液晶パネル125を交流駆動するため極性切替回路116により時間的に正負の極性が切替えられた後、D/A変換器117によりアナログ信号に戻されてから、水平駆動回路124に供給される。

極性切替回路116は外部からの極性切替信号により入力されたR、G、B信号の極性を反転させる回路であり、例えば第2図に示すように補数回路131と加算回路132より構成される。

一方、入力されたNTSCコンポジット映像信号から同期分離回路118により水平同期、垂直

— 10 —

同期、カラーバースト等の同期成分が分離され、これらの同期成分を基準としてタイミング発生器119により水平、垂直タイミングクロック等が作成され、さらにタイミングクロックを基準として駆動パルス発生器120により垂直走査回路123および水平駆動回路124を駆動する駆動パルスが作られる。駆動パルス発生器120は例えば1画素周期のクロック（これを画素クロックという）をランダムパターン発生器121に供給する。ランダムパターン発生器121は、この画素クロックに同期して1画素周期でランダムに“1”、“0”の2値パターン、すなわちランダムパターンを発生し、これを極性切替信号として極性切替回路116に供給する。

第2図に示す極性切替回路116の動作を第3図のタイミングチャートを用いて説明する。ランダムパターン発生器121より画素クロックCKに同期した“1”、“0”のランダムなパターンQ₀が発生され、これが極性切替回路

— 11 —

カラー表示の場合は、第4図に示すように極性切替回路116としてR、G、Bの各信号に対応した3つの極性切替回路116₁、116₂、116₃を用意する。この場合、ランダムパターン発生器121はR、G、Bの各信号に共通に用いてもよい。

また、第5図に示すように極性切替回路116の前にR、G、B切替回路126を挿入し、このR、G、B切替回路126により例えばR、G、B信号を液晶パネル125の色配列に合わせて切替えた後、極性切替回路116で極性を切替えてもよい。

上記のようにして得られた表示用の映像信号V_{1N}が水平駆動回路124に入力され、液晶パネル125に与えられる。第6図は水平駆動回路124の具体例であり、第7図はその動作を示すタイミングチャートである。シフトレジスタ1241からCPHパルスおよびSTHパルスに従って発生されるパルスQ₁、Q₂、…Q_Mをサンプルパルスとして、入力の映像信号V_{1N}が

— 13 —

116に極性切替信号として供給される。Q₀が“0”であれば、極性切替回路116に入力された映像信号データは補数回路131をそのまま通過して出力される。Q₀が“1”であれば、入力された映像信号データは補数回路131により補数データに変換されてから出力される。補数回路131の出力信号は、更に加算回路116により一定値が加算されてからD/A変換器117に入力され、アナログの映像信号V_{1N}となって出力される。加算回路132は液晶パネル125の電圧-透過率特性曲線に合わせて、信号線12にオフセット電圧を与えるためである。正極性の場合と負極性の場合で液晶パネル125の電圧-透過率特性が異なる場合は、それぞれの極性で異なる値を加算して最適オフセット電圧を与えるようにすることが望ましい。極性切替回路116に入力される映像信号データは白黒表示の場合は輝度信号であり、カラー表示の場合はR、G、B信号である。

— 12 —

サンプリング用トランジスタ1242によりサンプリングされ、ホールド用キャパシタ1243にホールドされる。水平ブランキング期間に転送用トランジスタ1244をSTパルスによってオンとすることにより、キャパシタ1243の電荷が出力バッファ（増幅器）1245に転送され、液晶パネル125の信号線12に映像信号D01、D02、…DOMとして供給される。

なお、極性切替信号発生用のランダムパターン発生器121としては、例えば第8図に示すようなシフトレジスタ1211と帰還用のイクスクルーシヴ・オア回路1212からなる公知のM系列（最大長周期符号系列）発生器を使用することができる。この場合、例えば20段のシフトレジスタ1211を用いると、1048575個のパルスを周期とする疑似ランダムパターンを発生することができる。数フレームあるいは数秒毎にシフトレジスタ1211をリセットして、疑似ランダムパターンの繰り返し周期を制御することも可能である。

— 14 —

第9図はランダムパターン発生器121の他の例であり、フレーム周期のパルスRESでシフトレジスタ1211をリセットすると同時に、RESをフリップフロップ1213に供給してフレーム毎に反転するパルスを作成し、このパルスを用いてイクスクルーシヴ・オア回路1214によりシフトレジスタ1211の出力Qをフレーム毎に反転する構成となっている。この場合、液晶パネル125の各画素の印加電圧の極性はフレーム毎に周期的に反転するが、疑似ランダムパターンに従って液晶パネル125上の画素間ではランダムとなる。

なお、上記の実施例では極性切替回路116においてデジタルデータのままで入力映像信号データの極性を切替えたが、第1図のD/A変換器117の後に極性切替回路を設けてもよい。その場合、第10図に示すようにD/A変換器117の出力を正相アンプ1161と逆相アンプ1162に入力して、第11図に示す正負のアナログ映像信号 V_{in+} 、 V_{in-} を作成し、ラン

- 15 -

画素間でランダムに、すなわち画面内でランダムに、あるいは時間軸上でもその反転周期がランダムとなるように行うことにより、各画素単位ではフリッカ防止のための高速な交流駆動が実現されながら、周期的な極性反転に起因する画面上の固定パターンのノイズが低減され、画質の向上を図ることができる。

4. 図面の簡単な説明

第1図は本発明の一実施例に係る液晶表示装置のブロック図、第2図は第1図の極性切替のより詳しい実施例を示すブロック図、第3図は第2図の動作を説明するためのタイミングチャート、第4図および第5図はカラー映像表示のためのRGB信号のランダム極性切替回路の具体例を示すブロック図、第6図は第1図における水平駆動回路の具体例を示す図、第7図は第6図の動作を説明するためのタイミングチャート、第8図および第9図はランダムパルス発生器の具体例を示すブロック図、第10図は極性切替回路の具体例を示す図、第11図は第10

- 17 -

ムパターン発生器121からのランダムパターンQ。を制御信号としてアンプ1161、1162の出力側のスイッチ1163、1164を選択的にオンにすることにより、 V_{in} を作成する構成とする。ランダムパターンQ。はスイッチ1163に対しては直接、制御信号として供給され、スイッチ1164に対してはインバータ1165により反転されてから制御信号として供給される。

また、他の例として第12図に示すように正負の映像信号 V_{in+} 、 V_{in-} を水平駆動回路124に供給し、ランダムパターンQ。に従ってトランジスタ1242、1246を選択的にオンにすることにより V_{in+} 、 V_{in-} を選択的にサンプリングし、ホールドキャパシタ1243に保持させる構成としてもよい。

その他、本発明は要旨を要旨を逸脱しない範囲で変形して実施することが可能である。

〔発明の効果〕

以上説明したように、本発明によれば液晶パネルの信号線に供給する映像信号の極性反転を

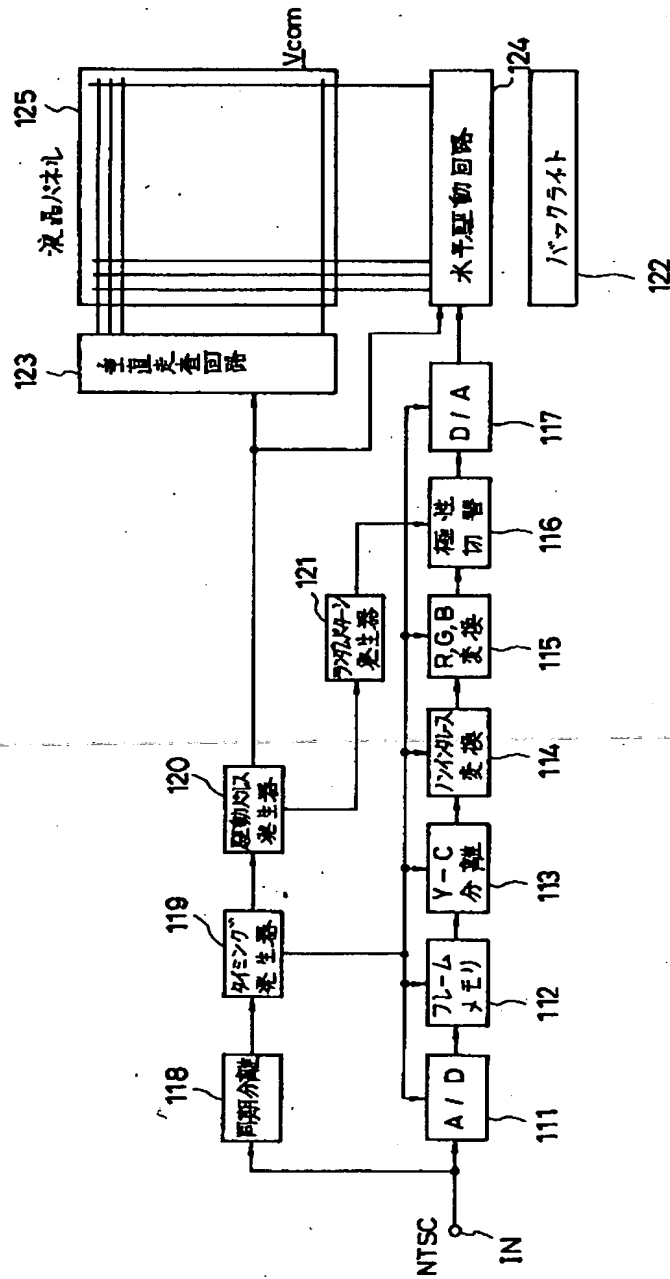
- 16 -

図の動作を説明するためのタイミングチャート、第12図は極性切替回路を含む水平駆動回路の実施例を示す図、第13図は従来の一般的な液晶テレビのブロック図、第14図は従来の液晶表示装置における液晶パネルと垂直走査回路および水平駆動回路を示す図、第15図は従来の水平駆動回路を詳しく示す図、第16図は第14図および第15図の動作を示すタイミングチャートである。

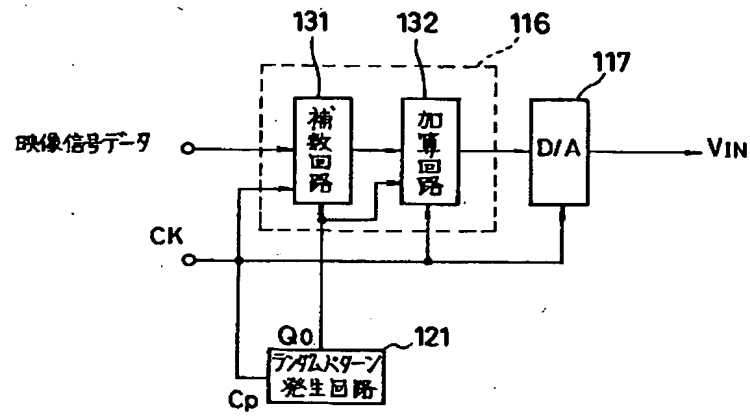
11…アドレス線、12…信号線、 $G_1 \sim G_n$ …画素（液晶表示素子）、13…スイッチングトランジスタ、14…キャパシタ、15…液晶セル、16…スイッチングトランジスタ、116…極性切替回路、121…ランダムパターン発生器、123…垂直走査回路、124…水平駆動回路、125…液晶パネル。

出願人代理人 弁理士 鈴江武彦

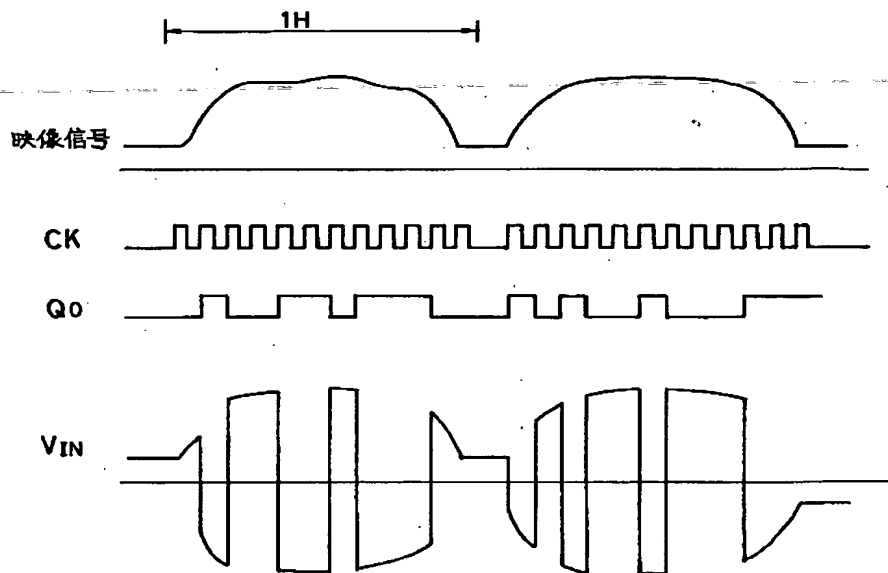
- 18 -



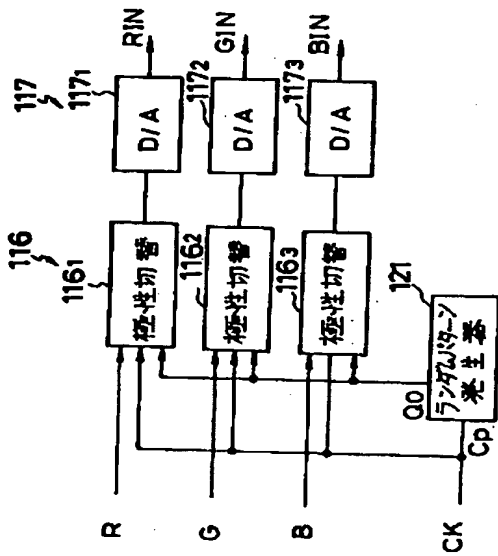
第 1 図



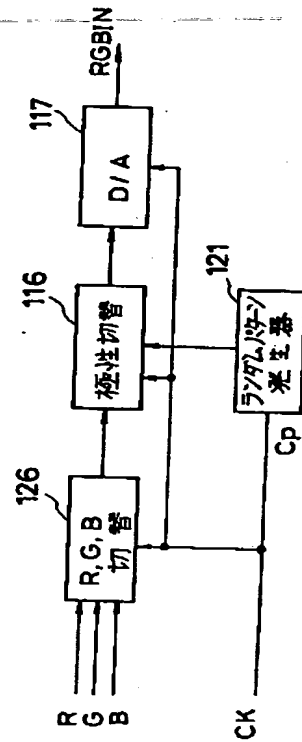
第 2 図



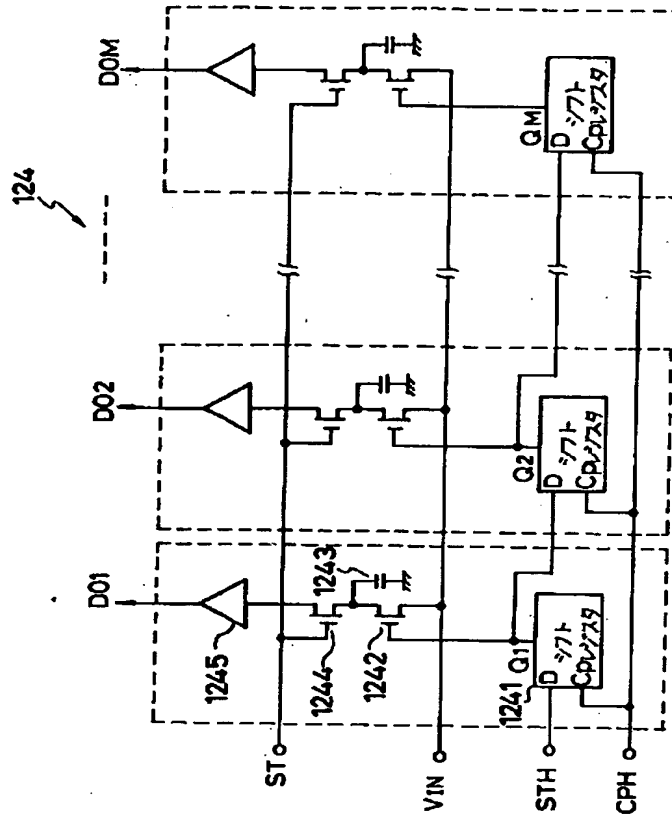
第 3 図



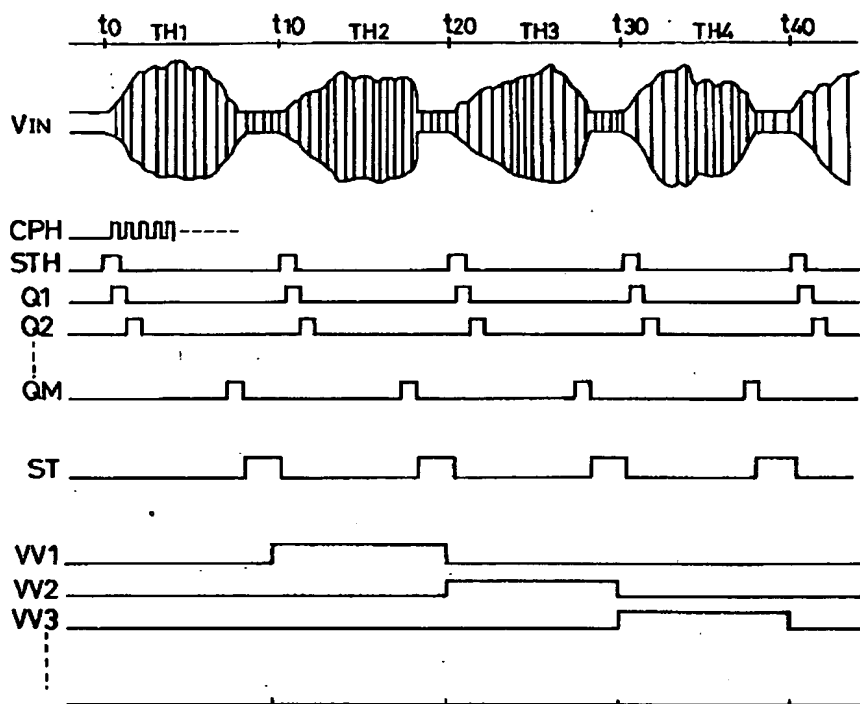
第 4 図



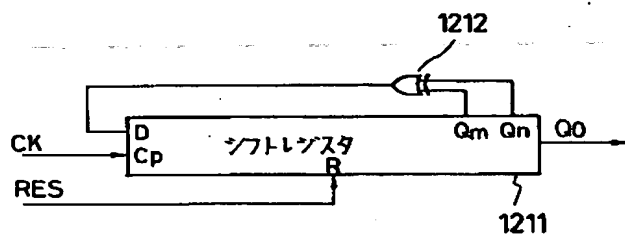
第 5 図



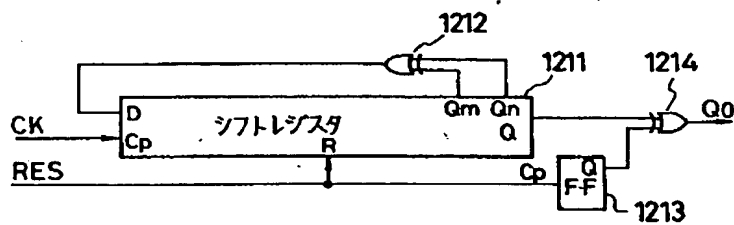
第 6 図



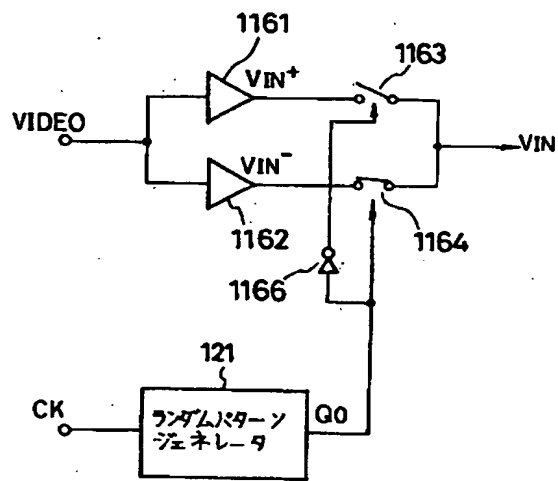
第 7 図



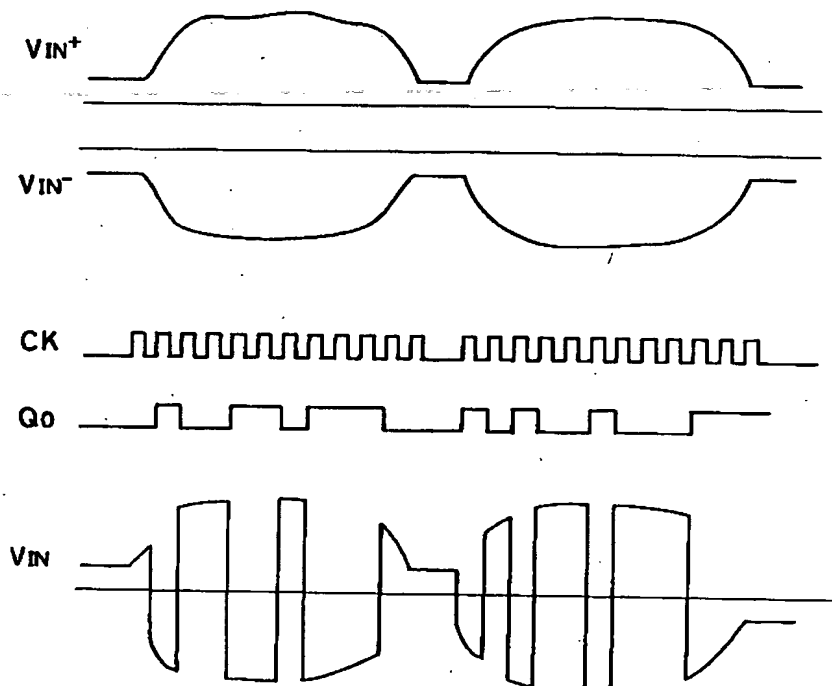
第 8 図



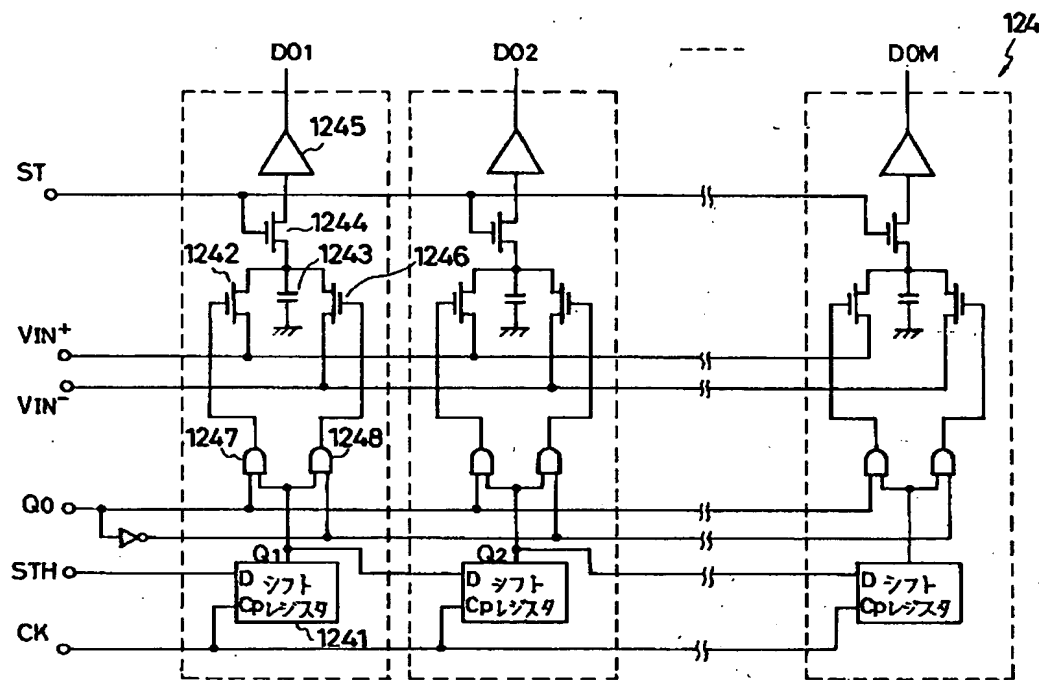
第 9 図



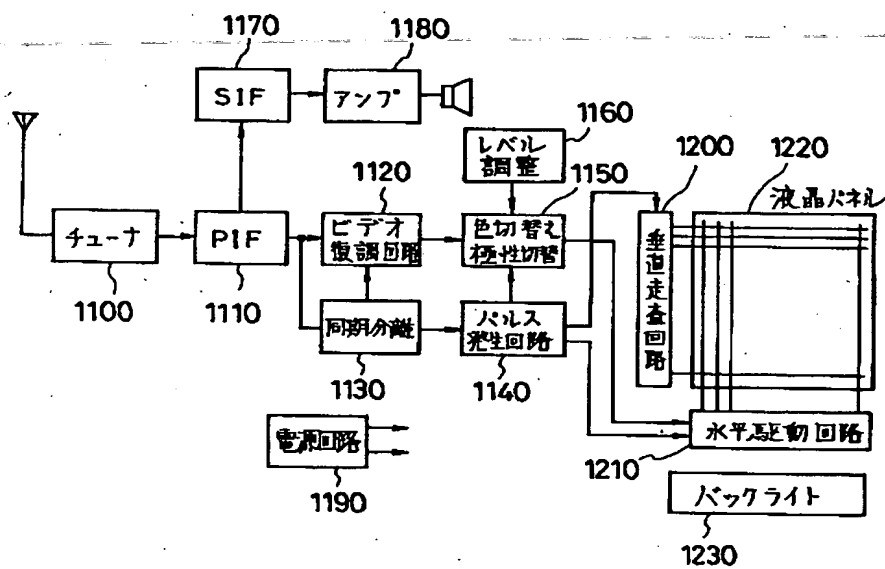
第 10 図



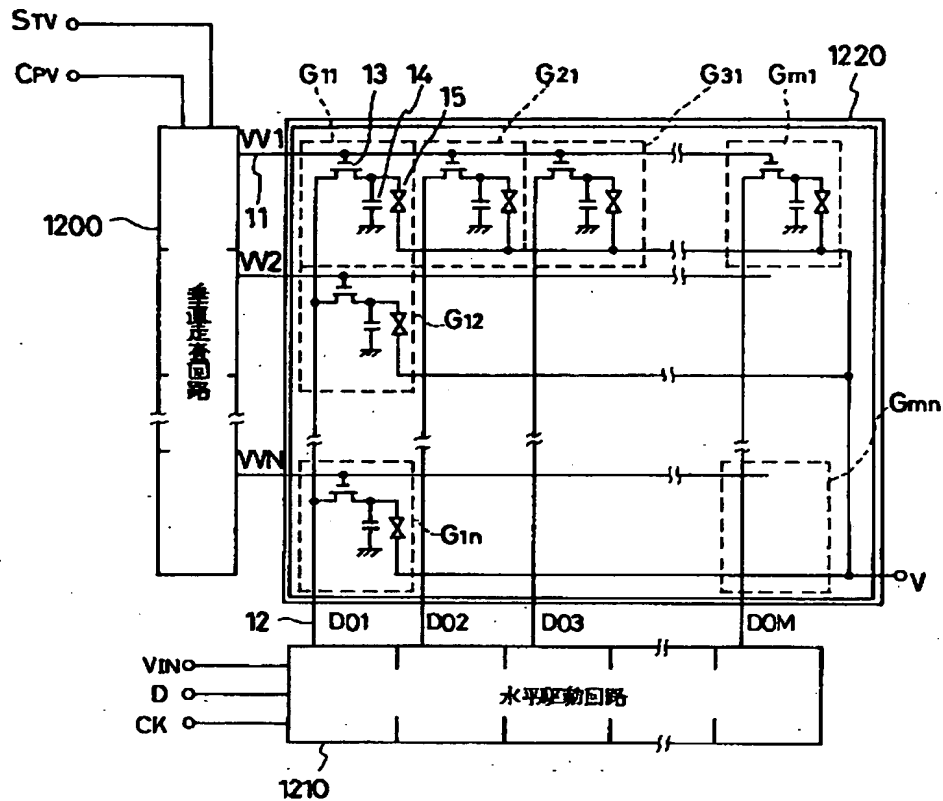
第 11 図



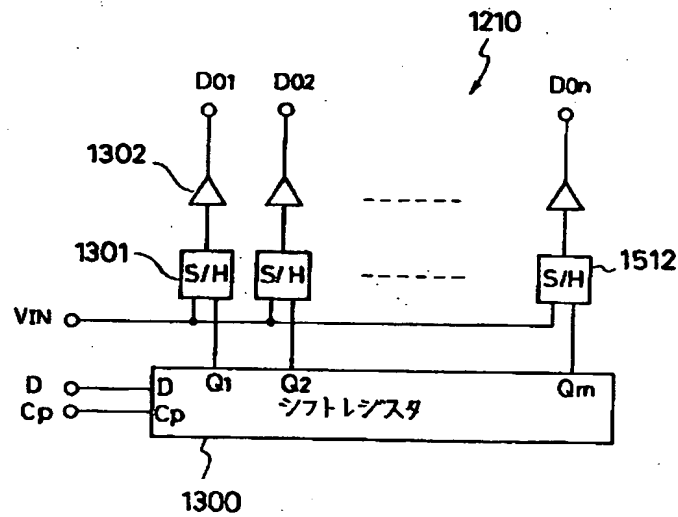
第 12 図



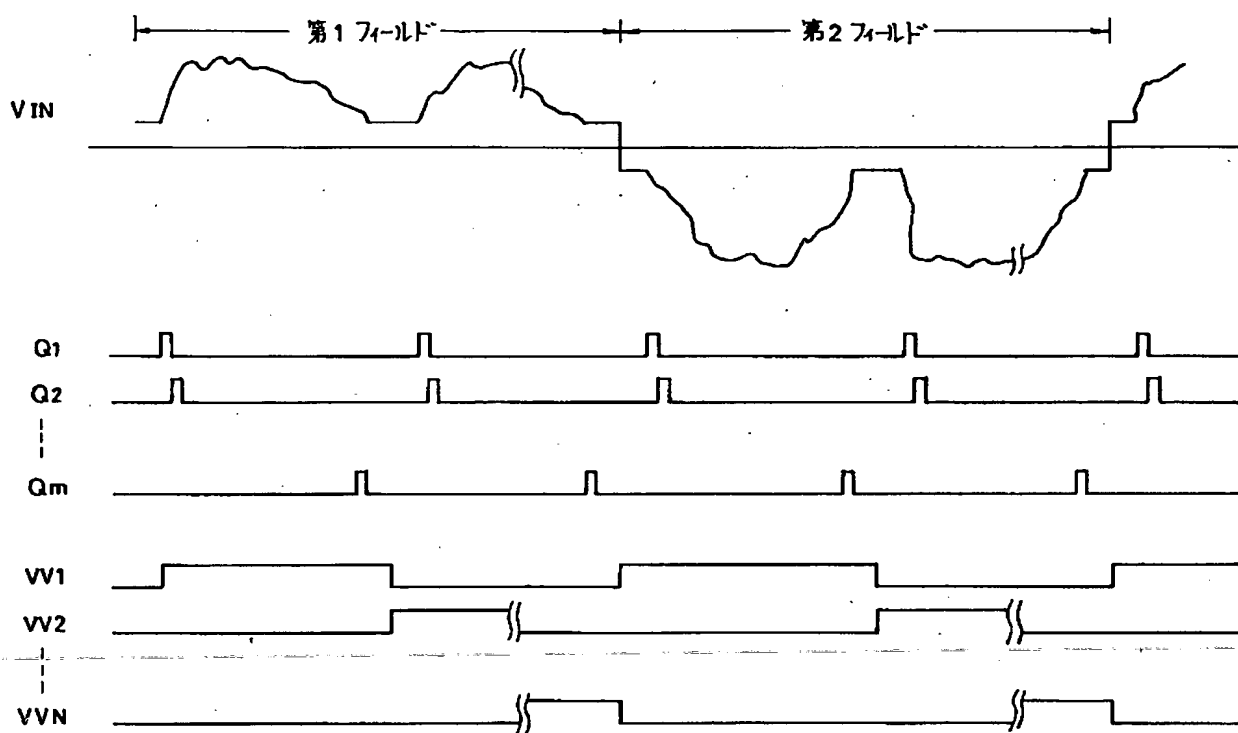
第 13 図



第 14 図



第 15 図



第 16 図